

ERROR COMPENSATION METHOD AND ERROR COMPENSATION DEVICE USING THE METHOD

Publication number: JP2000216812

Publication date: 2000-08-04

Inventor: OTA ATSUSHI; MATSUMOTO YOICHI; MOCHIZUKI NOBUAKI;
UMEHIRA MASAHIRO

Applicant: NIPPON TELEGRAPH & TELEPHONE

Classification:

- International: H03M13/43; H04L1/14; H04L1/18; H04L12/56; H03M13/00;
H04L1/12; H04L1/16; H04L12/56; (IPC1-7): H04L12/56;
H04L1/14

- european:

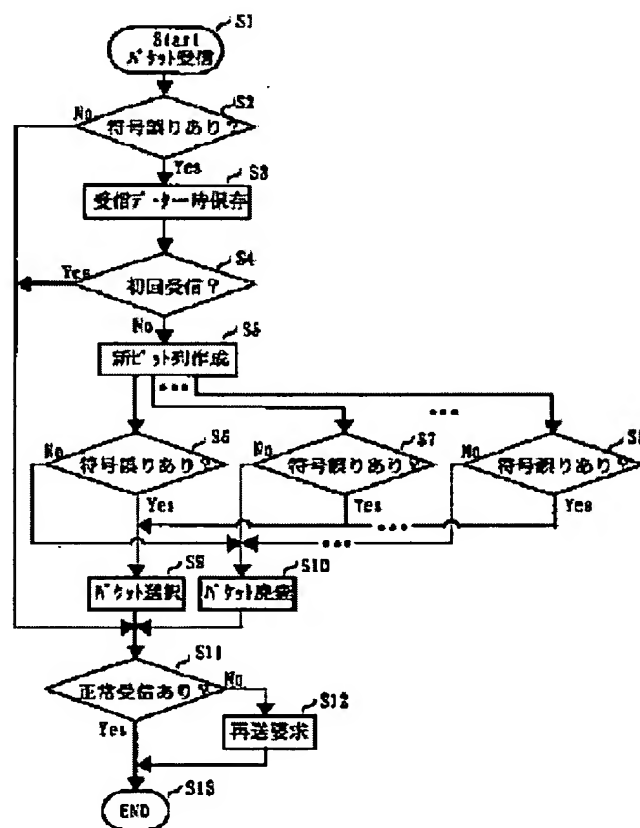
Application number: JP19990012091 19990120

Priority number(s): JP19990012091 19990120

Report a data error here

Abstract of JP2000216812

PROBLEM TO BE SOLVED: To partially substitute a re-transmitted packet at a bit level by detecting an error from a newly generated bit string and dealing with the bit string as regular received data when a code error cannot be detected. **SOLUTION:** When a reception station receives a packet, it detects the code error of the received packet. When the code error exists, the packet is once preserved in an intermediate buffer (S1-S3). When the reception of the packet is not the first time, the corresponding packet and the packet which is received this time are synthesized and a new bit string is generated (S4 and S5). The number of the patterns of the new bit string which is newly generated becomes plural in general and the plural new bit strings are independently code error- checked (S6-S8). When the packet without the code error is detected in the bit strings, one pattern is selected from the packet and the pattern with the error code is canceled (S9-S10).



Data supplied from the esp@cenet database - Worldwide

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号
特開2000-216812
(P2000-216812A)

(43) 公開日 平成12年8月4日 (2000.8.4)

(51) Int.Cl. ⁷	識別記号	F I	テーマコード(参考)
H 0 4 L 12/56		H 0 4 L 11/20	1 0 2 A 5 K 0 1 4
1/14		1/14	5 K 0 3 0
			9 A 0 0 1

審査請求 未請求 請求項の数12 O L (全 11 頁)

(21) 出願番号 特願平11-12091

(22) 出願日 平成11年1月20日 (1999.1.20)

(71) 出願人 000004226

日本電信電話株式会社
東京都千代田区大手町二丁目3番1号

(72) 発明者 太田 厚

東京都新宿区西新宿三丁目19番2号 日本
電信電話株式会社内

(72) 発明者 松本 洋一

東京都新宿区西新宿三丁目19番2号 日本
電信電話株式会社内

(74) 代理人 100074930

弁理士 山本 恵一

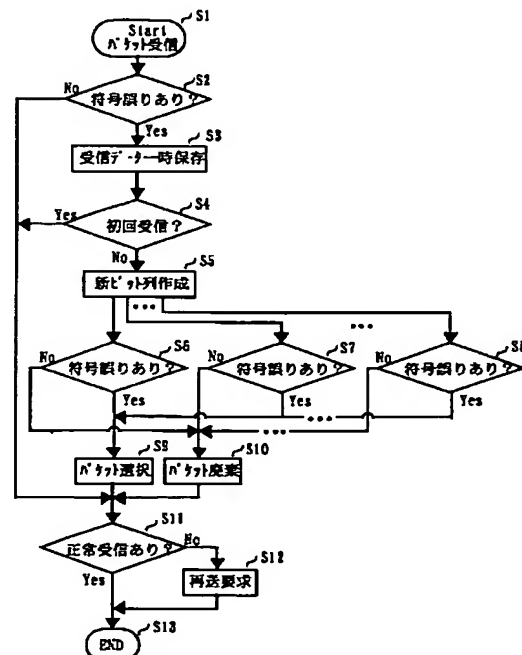
最終頁に続く

(54) 【発明の名称】 誤り補償方法、並びに該方法を用いた誤り補償装置

(57) 【要約】

【課題】 誤りが発生したときにパケットを再送するA R Q方式において、パケット内の符号誤りの発生した場所を推定し、再送されたパケットをビットレベルで部分的に置き換えることにより効率的な誤り補償を提供する。

【解決手段】 有線又は無線の伝送路上でデータと共に誤り検出符号を付加して第1のデータのデータ転送を行い、該誤り検出符号により受信局側で符号誤りが検出された場合に、データの再送により符号の誤り補償を行う誤り補償方法であって、再送された第2のデータに符号誤りが検出された場合に、受信側で、第1のデータと第2のデータを組み合わせた第3のデータを作成し、該第3のデータに符号誤りが検出されないときは、該第3のデータを正しく受信されたデータとして扱う。



本発明の一実施形態における受信局側での処理フローを示す図である。

【特許請求の範囲】

【請求項 1】 有線又は無線の伝送路上でデータと共に誤り検出符号を付加してデータ転送を行い、該誤り検出符号により受信局側で符号誤りが検出された場合に、データの再送により符号の誤り補償を行う誤り補償方法であって、再送されたデータに符号誤りが検出された場合に、

受信局側では 2 以上の整数 N 及び M に対し、 N ビットのデータ長の再送データのビット列 {DATA#1(1)~DATA#1(N)} 及び該データに先行して伝送されたデータ {DATA#2(1)~DATA#2(N)} のそれぞれを、整数 k_1, k_2, \dots, k_{M-1} に対し $1 \leq k_1, k_1+1 \leq k_2, k_2+1 \leq k_3, \dots, k_{M-2}+1 \leq k_{M-1}, k_{M-1}+1 \leq N$ となる M 個の部分ビット列 {DATA#1(1)~DATA#1(k_1)} {DATA#1(k_1+1)~DATA#1(k_2)} \dots {DATA#1($k_{M-1}+1$)~DATA#1(N)} 及び {DATA#2(1)~DATA#2(k_1)} {DATA#2(k_1+1)~DATA#2(k_2)} \dots {DATA#2($k_{M-1}+1$)~DATA#2(N)} に分け、{DATA#1(1)~DATA#1(k_1)} 又は {DATA#2(1)~DATA#2(k_1)}、{DATA#1(k_1+1)~DATA#1(k_2)} 又は {DATA#2(k_1+1)~DATA#2(k_2)}、{DATA#1(k_2+1)~DATA#1(k_3)} 又は {DATA#2(k_2+1)~DATA#2(k_3)}、 \dots {DATA#1($k_{M-2}+1$)~DATA#1(k_{M-1})} 又は {DATA#2($k_{M-2}+1$)~DATA#2(k_{M-1})}、{DATA#1($k_{M-1}+1$)~DATA#1(N)} 又は {DATA#2($k_{M-1}+1$)~DATA#2(N)} を組合せた {DATA#1(1)~DATA#1(N)} 及び {DATA#2(1)~DATA#2(N)} とは異なる新たなビット列 {DATA#3(1)~DATA#3(N)} を作成し、該ビット列 {DATA#3(1)~DATA#3(N)} に対して誤り検出を行い、符号誤りが検出されなかった場合には該ビット列 {DATA#3(1)~DATA#3(N)} を正規受信データとして扱うことを特徴とする誤り補償方法。

【請求項 2】 上記請求項 1 記載の誤り補償方法であって、

前記受信局では、前記 2 種類のビット列 {DATA#1(1)~DATA#1(N)} 及び {DATA#2(1)~DATA#2(N)} をビット単位で比較し、 $DATA\#1(i) = DATA\#2(i)$ 且つ $DATA\#1(i+1) \neq DATA\#2(i+1)$ 、又は $DATA\#1(i) \neq DATA\#2(i)$ 且つ $DATA\#1(i+1) = DATA\#2(i+1)$ となる整数 i を上記請求項 1 記載の部分ビット列の分割位置 k_1, k_2, \dots, k_{M-1} として用いることを特徴とする誤り補償方法。

【請求項 3】 上記請求項 2 記載の誤り補償方法であって、

前記受信局は、前記請求項 2 の手法により決定された前記部分ビット列の隣接した分割位置であり且つ $j_1 < j_2 < j_3$ なる整数 j_1, j_2, j_3 に対し、 $DATA\#1(j_1) \neq DATA\#2(j_1)$ 且つ $DATA\#1(j_2) = DATA\#2(j_2)$ 且つ $DATA\#1(j_3) \neq DATA\#2(j_3)$ の場合において、 $j_2 - j_1$ が所定のしきい値より小さい場合には j_1, j_2, j_3 を分割位置とする 3 つの部分ビット列を j_3 を分割位置とする 1 つの部分ビット列とみなし、新たに作成するビット列の種類を限定したことを特徴とする誤り補償方法。

【請求項 4】 上記請求項 1 記載の誤り補償方法であって、

前記受信局は、整数 L に対し、 L ビットのシフトレジスタ $R(1) \sim R(L)$ を備え、 N ビットのビット列 {DATA#1(1)~DATA#1(N)} 及び {DATA#2(1)~DATA#2(N)} に対し、第 1 ビット目から第 N ビット目までに対し、ビットが一致してるか不一致かの比較結果を前記シフトレジスタに入力しながらレジスタ値のシフトを行い、 $R(1) \sim R(L)$ の中に一つでも不一致を示す結果が含まれている場合にはそのビットを誤りビットと見做し、一方、 $R(1) \sim R(L)$ の全てが一致を表す結果である場合には正常ビットと見做し、正常ビットと誤りビットが入れ替わる位置を前記部分ビット列の分割位置 k_1, k_2, \dots, k_{M-1} として用いることを特徴とする誤り補償方法。

【請求項 5】 上記請求項 1 から請求項 4 のいずれか 1 項に記載の誤り補償方法であって、

元のビット列 {DATA#1(1)~DATA#1(N)} 又は {DATA#2(1)~DATA#2(N)} から一部の部分ビット列のみを他方の部分ビット列と置き換えて新たなビット列 {DATA#3(1)~DATA#3(N)} を作成し、該部分ビット列の置き換え処理において前記部分ビット列のうち全ビットが完全に一致している部分ビット列以外の部分ビット列のみを置き換えの対象に限定することを特徴とする誤り補償方法。

【請求項 6】 上記請求項 1 から請求項 5 のいずれか 1 項に記載の誤り補償方法であって、且つ、前記送信局は、送信データにデータの通し番号であるシーケンス番号を付与して送信し、前記受信局は、符号誤りなしに正常に受信されたデータに付与されていた前記シーケンス番号の連続性を確認し、不連続となるシーケンス番号を検出することにより符号誤りの発生したデータの選び出しを行い、不連続となるシーケンス番号の全て又は一部を前記送信局に通知し、前記送信局は該通知されたシーケンス番号が付与されていたデータのみ、又は該通知されたシーケンス番号が付与されていたデータを含む一連のデータを再送することにより符号の誤り補償を行う誤り補償方法であって、

前記再送データと該再送データに先行して伝送されたデータの対応づけを行う際に、受信した各データに付与された前記シーケンス番号を用いることを特徴とする誤り補償方法。

【請求項 7】 上記請求項 1 から請求項 5 のいずれか 1 項に記載の誤り補償方法であって、且つ、前記送信局は、送信データにデータの通し番号であるシーケンス番号を付与して送信し、前記受信局は、符号誤りなしに正常に受信されたデータに付与されていた前記シーケンス番号の連続性を確認し、不連続となるシーケンス番号を検出することにより符号誤りの発生したデータの選び出しを行い、不連続となるシーケンス番号の全て又は一部を前記送信局に通知し、前記送信局は該通知されたシーケンス番号が付与されていたデータのみ、又は該通知さ

3

れたシーケンス番号が付与されていたデータを含む一連のデータを再送することにより符号の誤り補償を行う誤り補償方法であって、

前記受信局は、送信局に対して通知した前記シーケンス番号の内容により、この送信局が次に送信する一連のデータと該データに付与されているシーケンス番号の対応を予測し、前記再送データと該再送データに先行して伝送されたデータの対応づけを行う際に、各データに付与されているであろうシーケンス番号の予測値を用いることにより対応づけを行うことを特徴とする誤り補償方法。

【請求項 8】 有線又は無線の伝送路上でデータと共に誤り検出符号を付加してデータ転送を行い、該誤り検出符号により受信局側で符号誤りが検出された場合に、データの再送により符号の誤り補償を行う上記請求項 1 記載の誤り補償方法を用いた誤り補償装置であって、前記受信局は、受信データの誤り検出を行う第 1 誤り検出回路と、符号誤りの検出されたデータを一旦保存しておく中間バッファと、該中間バッファに保存されたデータと新規受信した再送データとを組合せて新たなデータを生成する新ビット列生成回路と、ひとつ又は複数の該生成されたビット列に対し個別に誤り検出を行う第 2 誤り検出回路と、該第 2 誤り検出回路の検出結果と前記第 1 誤り検出回路の結果を踏まえ、符号誤りのなかったデータを選択して出力するセレクタを備えたことを特徴とする誤り補償装置。

【請求項 9】 上記請求項 8 記載の誤り補償装置であって、前記新ビット列生成回路として、前記中間バッファに保存されたデータと新規受信した再送データとをビット単位で比較するビット比較回路と、前記中間バッファに保存されたデータと新規受信した再送データの 2 種類のビット列が入力され、各ビット毎にどちらか一方のビットを選択してひとつ又は複数の出力ビット列を出力するビット列切り替え回路と、前記ビット比較回路の比較結果および又はその履歴により前記ビット列切り替え回路からの出力を制御する新ビット列出力制御回路を備えたことを特徴とする誤り補償装置。

【請求項 10】 上記請求項 9 記載の誤り補償装置であって、前記新ビット列出力制御回路において、前記ビット比較回路からの出力信号は一致の場合に 0、不一致の場合に 1 であって、整数 L に対し、前記ビット比較回路からの出力結果の履歴を L ビット分保存する L ビットシフトレジスタと、該 L ビットシフトレジスタの各レジスタ値 R(1) から R(L) の値の論理和をとる OR 回路と、該 OR 回路の出力結果の履歴を記録する 2 ビットシフトレジスタとを備え、該 2 ビットシフトレジスタの各レジスタ値 r(1) 及び r(2) を前記ビット列切り替え回路への制御情報として出力することを特徴とする誤り補償装置。

4

【請求項 11】 上記請求項 8 から請求項 10 のいずれか 1 項に記載の誤り補償装置であって、前記受信局は、前記中間バッファにデータを保存する際に、前記請求項 6 又は請求項 7 記載の手段を用いて、受信データに付与されたシーケンス番号を推定するシーケンス番号推定回路を備えたことを特徴とする誤り補償装置。

【請求項 12】 有線又は無線の伝送路上でデータと共に誤り検出符号を付加してデータ転送を行い、該誤り検出符号により受信局側で符号誤りが検出された場合に、データの再送により符号の誤り補償を行う誤り補償方法であって、K 回 ($K \geq 2$) 再送されたデータに符号誤りが検出された場合に、

受信側で、最初の受信データと、再送された K 回のデータの中の全て又はこれらのデータの中の 2 つ以上のデータを組み合わせて新たなビット列のデータを作成し、該ビット列のデータに対して誤り検出を行い、符号誤りが検出されなかった場合には該ビット列のデータを正しく受信したデータとして扱い、新たなビット列の全てのデータに符号誤りが検出されたときは、K + 1 回目の再送データを要求することを特徴とする誤り補償方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、有線又は無線を介して送信局及び受信局間を接続し、パケット単位でデータを転送する通信方式に関し、パケット単位で符号誤りの有無を調べ、符号誤りが検出された際には再送により符号誤りの補償を行うための技術に関する。本発明は、特に、ワイヤレス ATM 等の無線通信システムにおいて利用される。

【0002】

【従来の技術】従来の誤り補償方法においては、送信局側でパケット単位で符号誤り検出符号を付加し、受信局側にて誤り検出を行い、符号誤りが検出された場合には再送を行っていた。

【0003】図 10 に、従来方式におけるパケット受信時の受信局側での再送制御のアルゴリズムを示す。受信局ではまずパケットを受信すると (S100)、送信局側で付与した符号誤り検出符号を用いて誤り検出処理を行い、符号誤りが検出された場合には (S101)、受信したパケットをまるごと廃棄し (S102)、このパケットに対する再送要求を行う (S103)。一方、符号誤りが検出されなかった場合には (S101)、そのパケットに対する受信処理を行い (S104)、処理を終了する (S105)。S103 におけるパケットの再送要求の方法としては、Stop and Wait (SW) 方式、Go Back N (GBN) 方式、Selective Repeat (SR) 方式などがあげられるが、最もシンプルな方法は SW 方式である。

【0004】図 11 に、SW 方式の動作概要を示す。図においては、左側は送信局、右側は受信局を表し、右向き

5

矢印D1~D4はパケットの流れを、左向きの矢印C1~C4は再送要求情報の流れを表す。D2における×印はパケットの伝送時に符号誤りが発生したことを意味している。送信されるパケットに付与された#1~#3は説明を分かり易くするために付与した通し番号であり、SW方式の場合には実際にはパケットに付与する必要はない。D1においてパケット#1は受信局にて符号誤りなしに受信されたため、制御情報C1として受信局は正常受信を示すAcknowledgement (ACK) 信号を送信する。送信局ではACKを受信したことにより、次のパケット#2の送信を行う (D2)。しかし、ここでは符号誤りが発生してしまったため、制御情報C2として受信失敗を示すNegative Acknowledgement (NAK) 信号を送信する。送信局ではC2にてACKが受信できなかったために、再度パケット#2の送信を行い (D3)、ACKの受信の後 (C3)、次のパケット#3の送信を行う (D4)。この際、D2において符号誤りが検出された場合には、パケット内にわずか1ビットしか誤りがなくても、その状態を認識することが出来ないために、パケットを丸ごと廃棄していた。

【0005】なお、ここではSW方式の例をあげたが、GBN方式やSR方式においては、パケットそのものに通し番号であるシーケンス番号を付与し、ACKまたはNAKとして該当するパケットのシーケンス番号を返送する方法も一般的に用いられる。

【0006】図12に、従来方式における誤り補償装置における送信局の機能ブロック図を示す。図において、100は符号誤り検出符号付与回路、101は送信バッファ、102は制御情報回路、103は送信状態管理テーブル、104は制御情報受信回路を示す。送信局において、送信すべきパケットが入力されると、まず最初に誤り検出符号が誤り検出符号付与回路100にて付与される。誤り検出符号が付与されたパケットは、一旦、送信バッファ101に収容され、送信制御回路102の指示に従い送信される。受信局側では、このパケットが符号誤りなしに受信できたかどうか、受信状態を示す制御情報を返信するが、この情報を制御情報受信回路104にて受信し、その内容を受信状態管理テーブル103にて管理する。送信制御回路102が送信すべきパケットを決定する際には、送信状態管理テーブル103を参照し、送信パケットを選択する。

【0007】なおSW方式の場合、制御情報においては最後に送信したパケットのACK/NAKが通知され、送信状態管理テーブル102では単に最後に送信したパケットの送信状態がACK/NAKとして記録されているが、SR方式等の場合には、送信すべきパケットに付与されるシーケンス番号毎に、パケット送信状態が記録されることになる。

【0008】図13に、従来方式における誤り補償装置における受信局の機能ブロック図を示す。図において、105は誤り検出回路、106は受信バッファ、107は受信状態管理テーブル、108は制御情報生成回路を示す。受信局においては、まずパケットを受信すると、誤り検出回路

6

105にパケットが入力され、符号誤りの検出を行う。この際、パケットに誤りが検出された場合にはパケットを破棄し、符号誤りのないパケットのみ受信バッファ106に入力される。GBN方式やSR方式の場合には、パケットにはシーケンス番号が付与されており、受信バッファ106への保存の際にシーケンス番号を参照し、受信状態管理テーブル107にて受信されたパケットのシーケンス番号を管理する。制御情報生成回路108では、(1)正常に受信したパケットのシーケンス番号をACKとして通知するか、又は(2)正常受信したパケットのシーケンス番号の連続性を確認することにより、正常受信されなかったパケットのシーケンス番号をNAKとして通知するかの、どちらかの方法で送信局側に受信状態を通知する。送信局側では、受信状態を示す制御情報に従い、送信すべきパケットを決定し、新規パケットの送信、又は必要に応じてパケットの再送信を行う。

【0009】なお、SW方式の場合には、シーケンス番号を用いるまでもなく、制御情報生成回路108では図10で説明した様に単純にACK又はNAKを通知すればよい。

【0010】

【発明が解決しようとする課題】特に無線回線を用いた通信システムでは、周波数資源が有限なため、効率的なパケットの伝送が求められている。また、有線、無線を問わず、符号誤り時の再送制御においては信号の伝搬に伴う遅延が避けられないため、特にリアルタイム性が要求されるサービスにおいて、少ない再送回数でパケットの送信が完了することが求められている。

【0011】特に無線通信では伝送路上でのビット誤りが無視できず、時としてはパケット誤り率 (PER) が0.1程度の劣悪な環境にて運用されることも考えられる。このような劣悪なPER特性を改善するための有効な手法が再送による誤り補償である。例えば、再送をN回行えば最終的なPERは PER^{N+1} となり、原理的には任意のレベルまでPER特性を改善することが可能である。しかし、再送回数に比例して遅延時間が増大してしまい、更に、再送に伴い浪費される帯域により、伝送効率が低下することも無視できない。

【0012】従来の再送による誤り補償では、パケット単位で誤り検出を行っていたために、実際に符号誤りが起きているビットが一部分だったとしても、その場所を特定することが出来なかった。例えば、再送時に別の部分のビットが誤った場合、符号誤りの発生した場所が限定できれば、二つのパケットの正しいビット部分同士を組合せ、選択的にビット置き換えすることにより、効率的に誤りの補償を行うことが出来る。この場合、ビットの組合せの効果により、再送時のパケット誤り率は初回送信時のPERよりも改善されており、その結果、遅延時間も伝送効率も改善される。しかし、符号誤りの発生した場所が限定できないために、このような部分的なビットの置き換えを行うことができなかった。

【0013】従って、本発明の目的は符号誤りの発生した場所を限定的に推定し、再送されたパケットをビットレベルで部分的に置き換える効率的な誤り補償方法、並びに該方法を用いた誤り補償装置を提供することにある。

【0014】

【課題を解決するための手段】上記の問題を解決するために、本発明は、送信されたデータに誤りが検出され、データの再送により符号の誤り補償を行う誤り補償方法において、再送されたデータに符号誤りが検出された場合に、受信局側では2以上の整数N及びMに対し、Nビットのデータ長の再送データのビット列{DATA#1(1)~DATA#1(N)}及びこのデータに先行して伝送されたデータ{DATA#2(1)~DATA#2(N)}のそれぞれを、整数 k_1, k_2, \dots, k_{M-1} に対し $1 \leq k_1, k_1+1 \leq k_2, k_2+1 \leq k_3, \dots, k_{M-2}+1 \leq k_{M-1}, k_{M-1}+1 \leq N$ となるM個の部分ビット列{DATA#1(1)~DATA#1(k_1)} {DATA#1(k_1+1)~DATA#1(k_2)} \dots {DATA#1($k_{M-1}+1$)~DATA#1(N)}及び{DATA#2(1)~DATA#2(k_1)} {DATA#2(k_1+1)~DATA#2(k_2)} \dots {DATA#2($k_{M-1}+1$)~DATA#2(N)}に分け、{DATA#1(1)~DATA#1(k_1)}又は{DATA#2(1)~DATA#2(k_1)}、{DATA#1(k_1+1)~DATA#1(k_2)}又は{DATA#2(k_1+1)~DATA#2(k_2)}、{DATA#1(k_2+1)~DATA#1(k_3)}又は{DATA#2(k_2+1)~DATA#2(k_3)}、 \dots {DATA#1($k_{M-2}+1$)~DATA#1(k_{M-1})}又は{DATA#2($k_{M-2}+1$)~DATA#2(k_{M-1})}、{DATA#1($k_{M-1}+1$)~DATA#1(N)}又は{DATA#2($k_{M-1}+1$)~DATA#2(N)}を組合せ、当初のビット列{DATA#1(1)~DATA#1(N)}及び{DATA#2(1)~DATA#2(N)}とは異なる新たなビット列{DATA#3(1)~DATA#3(N)}を作成し、このビット列{DATA#3(1)~DATA#3(N)}に対して誤り検出を行い、符号誤りが検出されなかった場合にはこのビット列{DATA#3(1)~DATA#3(N)}を正規受信データとして扱う様にしたものである。

【0015】従来の方法とは、符号誤りの検出された受信データを完全には廃棄せず、二つの誤りデータを組合せて新たなデータを生成し、このデータに誤りが検出されなければ正常受信データと見做す点で異なっている。

【0016】また、再送データと前回送信データの2種類のビット列{DATA#1(1)~DATA#1(N)}及び{DATA#2(1)~DATA#2(N)}をビット単位で比較し、DATA#1(i)=DATA#2(i)且つDATA#1($i+1$) \neq DATA#2($i+1$)、又はDATA#1(i) \neq DATA#2(i)且つDATA#1($i+1$)=DATA#2($i+1$)となる整数 i を前記部分ビット列の分割位置 k_1, k_2, \dots, k_{M-1} として用いることも好ましい。これは、符号誤りの予想される部分ビット列と符号誤りがないと予想される部分ビット列を切り分けし、符号誤りの予想される部分ビット列だけを他方のデータと置き換えることにより、新規に作成するビット列の数を減らし、正常受信データが含まれる可能性の高いビット列のみを選択的に生成するための簡単な実現方法を提案するものである。

【0017】一方、以上の誤り補償方法を装置上で実現するために、本発明では、受信局において、受信データの誤り検出を行う第1誤り検出回路と、符号誤りの検出されたデータを一旦保存しておく中間バッファと、該中間バッファに保存されたデータと新規受信した再送データとを組合せて新たなデータを生成する新ビット列生成回路と、ひとつ又は複数の該生成されたビット列に対し個別に誤り検出を行う第2誤り検出回路と、該第2誤り検出回路の検出結果と前記第1誤り検出回路の結果を踏まえ、符号誤りのなかったデータを選択して出力するセレクタを備えている。従来の装置とは中間バッファ、新ビット列生成回路、第2誤り検出回路、及びセレクタを備えている点で異なっている。

【0018】また、前記新ビット列生成回路を、ビット比較回路と、ビット列切り替え回路と、新ビット列出力制御回路にて構成することも好ましい。

【0019】さらに、新ビット列出力制御回路を、Lビットシフトレジスタと、OR回路と、2ビットシフトレジスタにて構成することも好ましい。

【0020】本発明においては、再送データと前回受信データをビット単位で比較する手段と、符号誤りが含まれると予想される部分ビット列を推定し、その部分ビット列を単位に再送データ又は前回受信データの置き換えを行い、これによりひとつ又は複数の新規ビット列を作成する手段とを持っており、このため、再送データに符号誤りがある場合であっても、再送データと前回受信データとを組合せて誤り訂正を行うことが可能になり、この結果として誤り訂正効率を向上し、短時間で且つ少ない帯域で効率的な誤り再送制御を行うという効果を得ることが可能である。

【0021】

【発明の実施の形態】以下、本発明の種々の実施形態について、図を参照して説明する。

【0022】図1は、本発明の一実施形態における受信局側での処理フローを示す図である。受信局ではパケットを受信すると(S1)、受信パケットの符号誤り検出を行い(S2)、符号誤りがある場合には一旦このパケットを中間バッファに保存する(S3)。このパケットの受信が初めてでない場合(S4)、つまり中間バッファに対応するパケットが既に一度受信されている場合には、その対応するパケットと今回受信したパケットを合成し、新ビット列を新たに作成する(S5)。この際、新規に作成される新ビット列のパターン数は、一般には複数となり、従って複数の新ビット列に対しそれぞれ独立に符号誤りチェックを実施する(S6~S8)。これらの中に符号誤りがないパケットが検出された場合、その中から一つのパターンを選択する(S9)。一方、符号誤りがあるパケットは破棄される(S10)。その後、受信データ又は新ビット列の中のどれかに符号誤りのないものが含まれない場合(S11)、再送要求を行い(S12)、一連の処理

を完了する (S13)。

【0023】なお、本願の請求項 1 に記載した発明は、この処理フローを規定するものである。

【0024】ここで、新ビット列の作成方法は様々なものが考えられ、前回受信したデータの N ビットのビット列 D1(1)~D1(N)と、再送データの N ビットのビット列 D2(1)~D2(N)を、例えば、固定の区切り位置で複数のブロックに分割し、それぞれを合成して新ビット列を作成する方法や、又、二つのデータを 1 ビットずつ比較し、一致しないビットに関してのみ二つのデータ間での置き換えを試みる方法等が考えられる。一般には、作成する新ビット列のバリエーションの数が増えるほど、正常受信データを得る確率が高くなるものと予想されるが、膨大な数の新ビット列を作成し、それぞれに誤り検出を行うことは困難である。このため、実際には受信データのビット誤りの発生パターン（特性）を意識して、より少ないバリエーションの中に正しいビット列が含まれるように工夫しなければならない。

【0025】特に、誤り訂正としてビタビ復号を用いる場合などは、符号誤りはバースト的に発生することが知られている。図 2 に、バースト誤り時の新ビット列作成例を示す。図には、前回受信データ及び新規受信（再送）データ、各データのビット単位での比較結果、作成された 3 種類の新ビット列を示した。前回受信データ及び新規受信データにおいては、○は符号誤りなしのビット、×は符号誤りありのビットを表す。また、各データのビット単位での比較結果においては、○はビットの一致、×はビットの不一致を表す。受信局側では、各ビットの符号誤りの有無は分からないが、前回受信データと新規受信データを比較すると、全体で N ビットのビット列に対し、ビットが一致しない領域として $k_1+1 \sim k_2$ 、及び $k_3+1 \sim k_4$ を切り出すことが可能となる。そこで、この様な領域をブロック化して置き換え作業を行うことにより、全体での処理量を抑えることが可能である。本願の請求項 2 に記載した発明は、図 2 に示す様な処理を規定したものである。

【0026】ここで、図 2 ではバースト誤り発生時に連続してビットが誤る場合を例として選んだが、実際には符号誤りの有無が混在した状態がバースト的に連続することになる。図 3 に、実際の誤りパターンとブロック化の概要を示す。例えば、前回受信データか又は新規受信データのどちらかのビット番号が 9、11~13、15、17 番のビットに誤りが発生した場合、ビット比較結果は図に示す様に、ビット番号が 9、11~13、15、17 番のビットが不一致となる。図 2 の様に不一致のビット毎にブロック化すると、ビット番号が 8、9、10、13、14、15、16、17 番の位置にブロックの区切りを設定しなければならない。しかし、これではビット置き換えのバリエーションが膨大になってしまい、更なるブロック化による処理量の低減が求められる。この様な場合、ビット比較結果が

一致する状態が連続しない領域、つまりビット番号が 9 ~17 番の領域を誤りブロックと見做し、この単位でビットの置き換えを行えばよい。本願の請求項 3 に記載した発明は、図 3 に示す様な処理を規定したものである。

【0027】図 3 に示した処理を実現するためには、数ビット連続したビット比較結果情報から、ブロック化を判断する必要があるが、これはシフトレジスタを用いて簡易に実現することが可能である。図 4 は、本発明の一実施形態における、シフトレジスタを用いた新ビット列作成の処理フローを示す図である。なお、作成される新ビット列は説明の都合上 m 種類であるとし、それぞれの各ビットを $d(1) \sim d(m)$ として表している。

【0028】中間バッファにて保存された前回受信データと新規受信データのビットの入力があると (S14)、前回受信データを D1、新規受信データを D2 とし (S15)、L ビットのシフトレジスタ内の R(2)~R(L)の内容をシフトさせる (S16)。その後、D1 と D2 の比較を行い (S17)、一致した場合にはシフトレジスタに R(1)=0 を (S18)、不一致の場合には R(1)=1 を (S19) 入力する。次に、2 ビットシフトレジスタを $r(2)=r(1)$ とシフトし R(1)=0 を (S20)、r(1)には先の L ビットシフトレジスタの各レジスタ値の OR をとり、その値を入力する (S21)。ここで $r(1)=0$ の場合には (S22)、D1 及び D2 の二つのビットが一致している為、各ビットの置き換え処理は不要であり、便宜上、D1 を採用している (S23)。一方、 $r(1)=1$ の場合、該当するビットの D1 と D2 が一致していない可能性があるため、m 種類の新ビット列の決定処理 (S24~S31) を行う。 $r(1)=1$ で且つ $r(2)=1$ の場合は (S24)、誤りブロックが継続していることを表し、また、 $r(1)=1$ で且つ $r(2)=0$ の場合は (S24)、新規に誤りブロックが始まったことを表している。ここでは、誤りブロックに通し番号 n を設定し、 $r(1)=1$ で且つ $r(2)=0$ の場合 (S24) にカウンタアップを行う (S25)。S27 の条件判断で用いている関数 $P(k, n)$ は、k 番の新規ビット列における n 番目の誤りブロックのビット置き換えの有無を表す関数であり、ここでは $P(k, n)=1$ の時に置き換え有り、 $P(k, n)=0$ の時に置き換えなしとしている。この関数を参照し、 $P(k, n)=1$ の場合 (S27) には $d(k)=D1$ を (S28)、 $P(k, n)=0$ の場合 (S27) には $d(k)=D2$ (S29) を選択する。以上の処理を m 種類の新データ列に対して行い (S31)、得られたビットを出力し (S32)、一連の処理を終了する (S33)。

【0029】なお、本願の請求項 4 に記載した発明は、この処理フローを規定するものである。また、請求項 2 に記載した発明の処理は、以上の処理で $L=1$ とした場合と等しく、この場合には L ビットシフトレジスタは不要である。L ビットシフトレジスタを利用する理由は、誤りブロック内にてビット比較結果が一致しても、L-1 ビット以下であれば一つの誤りブロックと見做すようにするためである。

【0030】また、関数 $P(k, n)$ は事前に規定しておく。
例えば図2において、 n の初期値が0であるとすれば、

$$P(1, 1)=1, P(1, 2)=0, P(2, 1)=1, P(2, 2)=1, P(3, 1)=0, P(3, 2)=1 \dots$$

(式1)

と定義されている。一般的に、対応可能な誤りブロック数の最大値が大きいほど、正常受信データを得る確率を高められるが、それに伴いハードウェア規模が増加する。そこで、対応可能な誤りブロック数の最大値を限定

$$\begin{aligned} P(1, 1)=1, P(1, 2)=0, P(1, 3)=0, P(2, 1)=0, P(2, 2)=1, P(2, 3)=0, \\ P(3, 1)=0, P(3, 2)=0, P(3, 3)=1, P(4, 1)=1, P(4, 2)=1, P(4, 3)=0, \\ P(5, 1)=1, P(5, 2)=0, P(5, 3)=1, P(6, 1)=0, P(6, 2)=1, P(6, 3)=1 \dots \end{aligned}$$

(式3)

この場合、生成される新規ビット列の数は6（つまり $P(k, n)$ の k は1~6をとる）である。

【0031】図5は、本発明の一実施形態における誤り補償装置における受信局の機能ブロック図を示す。図において、1は第1誤り検出回路、2は新ビット列生成回路、3は中間バッファ、4から7は第2誤り検出回路、8はセクタ、9は制御情報生成回路、10は受信状態管理テーブル、11は受信バッファである。

【0032】受信局装置において、受信したパケットは第1誤り検出装置1にて符号誤りの有無を判断し、符号誤りがなければパケットをセクタ8に出力する。一方、符号誤りが検出された場合には、新ビット列生成回路2に出力し、このパケットに先に受信したデータがある場合（つまりパケットが再送の場合）には新ビット列を生成する。新ビット列生成回路2に入力されたデータは新ビット列の生成と共に中間バッファ3に保存され、次の再送の際には、中間バッファ3内のデータと次回に受信する再送パケットにて新ビット列を生成する。新ビット列生成回路2にて生成された複数（または一つ）の新ビット列は、それぞれ第2誤り検出回路4~7に入力され、それぞれ独立に符号誤りの検出を行う。ここで、符号誤りが検出されなかった正常受信パケットは、その後、セクタ8へ出力される。第2誤り検出回路4~7では、複数の回路において符号誤りが検出されない可能性があり、セクタ8に入力される正常受信パケットの数は一つとは限らない。セクタ8では、入力されたパケットの中から任意の一つを選択し、受信バッファ11へ出力する。以降の処理は、図13で説明した従来方式における受信局の処理と同様であり、受信状態は受信状態管理テーブル10にて管理される。制御情報生成回路9では、パケットの受信状態を通知する制御情報を生成し、送信局に向けて返送する。

【0033】従来方式と本発明の差異は、従来方式における誤り検出回路105（本発明の第1符号誤り検出回路1に相当）と受信バッファ106の間に、新ビット列生成回路2、中間バッファ3、第2誤り検出回路4~7、セクタ8を追加した点であり、その他の制御にかかわる部分には変更箇所はない。

新ビット列(1)~(3)を生成するための関数 $P(k, n)$ は

し、それ以上の n に対しては

$$P(k, n)=0 \dots \text{(式2)}$$

として扱う。例として、 n の最大値が3の場合の関数の例を(式3)に示す。

【0034】なお、本願の請求項8に記載した発明は、この誤り補償装置における受信局の構成を規定するものである。

【0035】図6は、本発明の一実施形態における新ビット列生成回路の機能ブロック図を示す。図において、12はビット比較回路、13は新ビット列出力制御回路、14はビット列切り替え回路を示す。さらに、本回路の接続関係を示すため、図5にて説明した第1誤り検出回路1、中間バッファ3をあわせて示している。

【0036】第1誤り検出回路1からの入力信号は、新ビット列生成回路2の内部にて2系統に分岐され、一方は次回の再送のために中間バッファ3に保存のために差し戻され、もう一方はビット比較回路12に入力される。中間バッファでは、受信データの入力に呼応してビットを出力し、ビット比較回路にて新規受信データと中間バッファ3からのデータとをビット単位で一致/不一致を比較する。比較結果は新ビット列出力制御回路13に入力され、新ビット列出力制御回路13では比較結果及びその履歴を元にビット列切り替え回路14のビット列の出力を制御する。ビット切り替え回路14には、新規受信データ（再送データ）と前回受信データが並列で入力され、出力ビット列はその一方が出力される。新ビット列の出力が複数ある場合には、それぞれにおいてこの出力の選択規則が異なっている。この選択規則は、例えば前述の関数 $P(k, n)$ にて与えられる。

【0037】図7は、本発明の一実施形態における新ビット列出力制御回路の機能ブロック図を示す。図において、15はLビットシフトレジスタ、16はOR回路、17は2ビットシフトレジスタを示す。さらに、本回路の接続関係を示すため、図6にて説明したビット比較回路12、及びビット列切り替え回路14をあわせて示している。

【0038】ビット比較回路12より比較結果が0（一致）又は1（不一致）でLビットシフトレジスタ15に入力されると、 $R(1)$ から $R(L-1)$ の各データは1ビットずつシフトされ、 $R(1)$ に入力された比較結果が記録される。次に、 $R(1)$ から $R(L)$ までの各値がOR回路16に入力され、一つでも比較結果が不一致のものがあった場合には誤りブロック中であるとして“1”を、全ての比較結果が一

致の場合には正常ブロック中であるとして“0”を2ビットシフトレジスタ17に出力する。2ビットシフトレジスタ17では、 $r(1)$ のレジスタの値を $r(2)$ にシフトし、 $r(1)$ に新規入力を記録する。ここで、 $r(1)$ 及び $r(2)$ と現在の状態は、 $r(1)=0$ and $r(2)=0$ の場合は正常ブロック継続中を、 $r(1)=0$ and $r(2)=1$ の場合は異常ブロックから正常ブロックへの遷移を、 $r(1)=1$ and $r(2)=0$ の場合は正常ブロックから異常ブロックへの遷移を、 $r(1)=1$ and $r(2)=1$ の場合は異常ブロック継続中を表す。この状態に対応して、ビット列切り替え回路14では出力ビット列を切り替える。この際の出力ビット列の切り替えについては、図4にて説明している。

【0039】図8は、本発明の一実施形態における誤り補償装置におけるシーケンス番号推定回路の挿入位置を示す図である。図において、2は新ビット列生成回路、3は中間バッファ、9は制御情報生成回路、18はシーケンス番号推定回路を示す。なお本図は、図5における誤り補償装置における受信局の機能ブロックの中の間中バッファ3の周りの一部を抜粋した図となっている。

【0040】本発明を実施するにあたり、再送パケットと再送パケットに先行して送信されたパケットの対応づけは一つの課題である。従来方式で説明したSW方式の場合、誤りパケットの次には必ず対応するパケットが送信されるため、簡単に対応づけを図ることが出来るが、GBN方式やSR方式では工夫が必要である。最も単純な方法は、本発明の請求項6にて規定した様に、新ビット列生成回路2を経由したパケットのシーケンス番号をシーケンス番号生成回路18で参照し、この値をもとに中間バッファへの書き込みアドレス、及びパケットの対応づけを図る方法である。この場合、シーケンス番号部分に誤りがあると、パケットの対応づけを誤る可能性があるが、第2誤り検出回路4～7にて再度誤りチェックがなされるため、パケットの対応づけは多少の誤りは許容される。

【0041】パケットの対応づけに関するもう一つの方法は、本発明の請求項7にて規定した方法である。従来方式のGBN方式やSR方式の場合、受信局は受信したパケットに付与されていたシーケンス番号の連続性を参照することにより誤りパケットを検出し、このシーケンス番号を送信局側に通知することにより再送要求を行う。例えば、GBN方式の場合には、通知されたシーケンス番号SNの packets をまず再送し、その後にはそのシーケンス番号に続くSN+1、SN+2、SN+3・・・と、連続したシーケンス番号の packets を送出する。SR方式の場合でも、再送要求のあったシーケンス番号を先に送出し、その後には新規パケットの連続送信を行うなどの規定を定めておけば、受信局側であっても送信局が送信するパケットの順番を推定することが可能である。図8においては、制御情報生成回路9より出力される再送要求のシーケンス番号をシーケンス番号推定回路18にて参照し、この情報を

もとに送信局がその後に送信するであろうパケットのシーケンス番号を推定する。送信局に通知されるこのシーケンス番号に符号誤りが発生しなければ、送信局は受信局が推定した通りの順番でパケットを出力することになる。通知されるシーケンス番号に符号誤りが発生した場合には、パケットの対応において誤りが発生する危険性は完全には避けられないが、最終的には第2誤り検出回路4～7にて誤りチェックがなされるため、この場合もパケットの対応づけは多少の誤りは許容される。

10 【0042】以上述べた実施形態は全て本発明を例示的に示すものであって限定的に示すものではなく、本発明は他の種々の変形態様及び変更態様で実施することが出来る。従って本発明の範囲は特許請求の範囲及びその均等範囲によってのみ規定されるものである。

【0043】

【発明の効果】まず、ワイヤレスATMに本発明を適用することを想定し、直交周波数分割多重(OFDM)及び畳み込み符号/ビタビ復号を用いた場合のフェージング環境を考える。ビタビ復号を用いた場合、復号後のデータのビット誤りはバースト的になりやすい。更に、マルチキャリアを用いるOFDMの場合には、サブキャリア毎にBER特性が異なるため、品質が劣化したサブキャリアが連続した点でのみバースト的なエラーが発生する。従って、両方式を併用した場合には、符号誤りのバースト性は極めて高く、図2に示した様に正常ブロックと誤りブロックが奇麗に別れやすい。この特徴を利用すれば、本発明を用いて再送時の符号誤り特性を改善することが可能である。

30 【0044】図9に、直交周波数分割多重(OFDM)及び畳み込み符号/ビタビ復号を用いた場合のフェージング環境における、本発明による特性改善効果を示す。変調方式としてはD8PSKを用い、ビタビ復号においては符号化率 $R=2/3$ 、拘束長 $K=7$ とする。その他のパラメータとしては、OFDMのキャリア数が48波、遅延分散が250nsec、1パケット長が6-OFDMシンボル(576ビット)、対応可能な誤りブロック数(n の最大値)は4、生成新ビット列数(k の最大値)は14、シフトレジスタの段数 L は6とした。図において、横軸は受信 E_b/N_0 を、右縦軸はパケット誤り率(PER: Packet Error Rate)を、左縦軸は再送パケット誤り時に本発明により救済されるパケットの確率(PRR: Packet Revival Rate)を表す。

40 【0045】評価においては、ワイヤレスATMにおけるサービスエリアのゾーンエッジを想定し、PERの限界品質として0.1程度の条件の近傍で評価している。例えば、通常のPERが0.1となる場合(受信 E_b/N_0 は約16.6dB)、符号誤りが発生したパケットが本発明の適用により正常パケットとして扱える救済確率は約74.7%である(つまり再送時のPERは 2.53×10^{-2} である)。これは、従来方式において再送を5回行うことによるPERの改善効果(10^{-6})を、約3回の再送で実現することに相当す

る。例えば、サービスの要求品質として再送後のPERが 1.0×10^{-6} が要求されていた場合、従来方式では5回の再送が必要であったが、本発明によれば3回の再送でほぼ要求品質に近付けることができる。

【0046】以上詳細に説明した様に、本発明によれば、受信した再送パケットに符号誤りがある場合においても、前回の受信パケットと再送パケットを合成することにより正常パケットを再現し、再送時の符号誤り率特性を改善することが可能であり、その結果、パケット送信完了の時間短縮、及び再送に伴う帯域の浪費の抑制が実現可能となる。これにより、特にワイヤレスATM等の高速無線システムなどにおいて、伝送路の符号誤り特性が劣悪な状況であっても、効率的に再送による誤り補償が実施可能となる。

【図面の簡単な説明】

【図1】本発明の一実施形態における受信局側での処理フローを示す図である。

【図2】バースト誤り時の新ビット列作成例を示す図である。

【図3】実際の誤りパターンとブロック化の概要を示す図である。

【図4】本発明の一実施形態における、シフトレジスタを用いた新ビット列作成の処理フローを示す図である。

【図5】本発明の一実施形態における誤り補償装置における受信局の機能ブロックを示す図である。

【図6】本発明の一実施形態における新ビット列生成回路の機能ブロックを示す図である。

【図7】本発明の一実施形態における新ビット列出力制御回路の機能ブロックを示す図である。

【図8】本発明の一実施形態における誤り補償装置におけるシーケンス番号推定回路の挿入位置を示す図である。

【図9】直交周波数分割多重(OFDM)及び畳み込み符号/ビタビ復号を用いた場合のフェージング環境にお

る、本発明による特性改善効果を示す図である。

【図10】従来方式におけるパケット受信時の受信局側での再送制御のアルゴリズムを示す図である。

【図11】SW(Stop and Wait)方式の動作概要を示す図である。

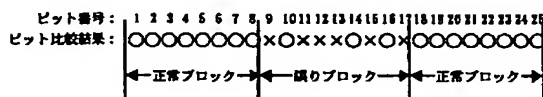
【図12】従来方式における誤り補償装置における送信局の機能ブロックを示す図である。

【図13】従来方式における誤り補償装置における受信局の機能ブロックを示す図である。

【符号の説明】

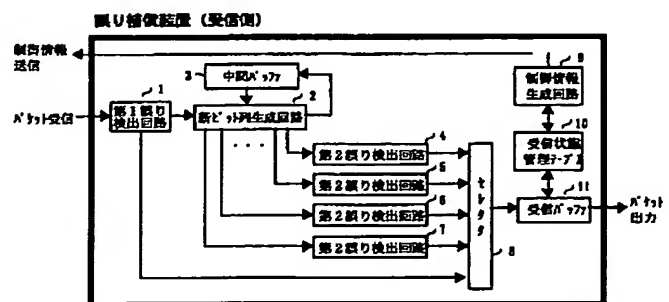
- 1 第1誤り検出回路
- 2 新ビット列生成回路
- 3 中間バッファ
- 4~7 第2誤り検出回路
- 8 セレクタ
- 9 制御情報生成回路
- 10 受信状態管理テーブル
- 11 受信バッファ
- 12 ビット比較回路
- 13 新ビット列出力制御回路
- 14 ビット列切り替え回路
- 15 Lビットシフトレジスタ
- 16 OR回路
- 17 2ビットシフトレジスタ
- 18 シーケンス番号推定回路
- 100 符号誤り検出符号付与回路
- 101 送信バッファ
- 102 制御情報回路
- 103 送信状態管理テーブル
- 104 制御情報受信回路
- 105 誤り検出回路
- 106 受信バッファ
- 107 受信状態管理テーブル
- 108 制御情報生成回路

【図3】



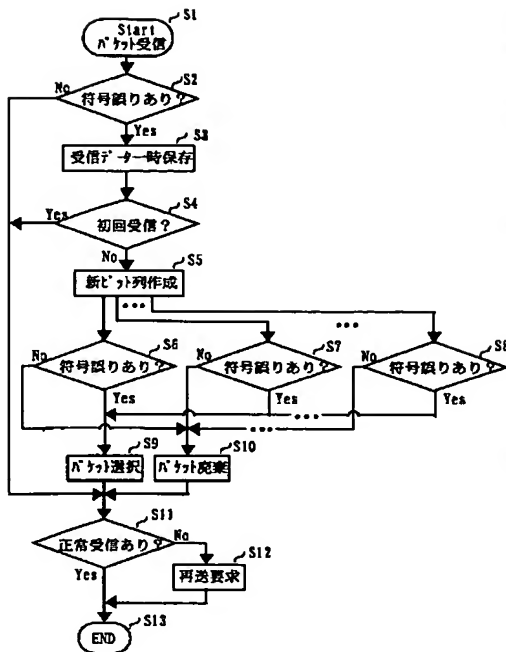
実際の誤りパターンとブロック化の概要を示す図である。

【図5】



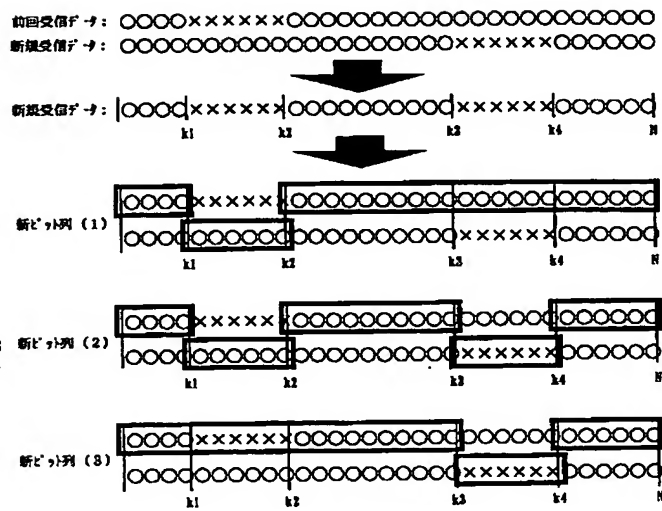
本発明の一実施形態における誤り補償装置における受信局の機能ブロックを示す図である。

【図 1】



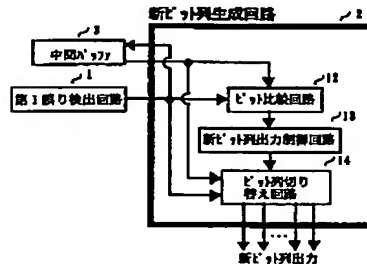
本発明の一実施形態における受信局側での処理フローを示す図である。

【図 2】



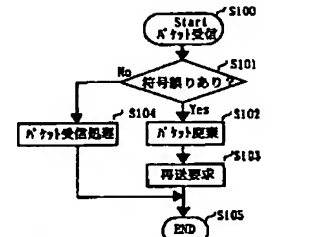
パースト誤り時の新ビット列作成例を示す図である。

【図 6】



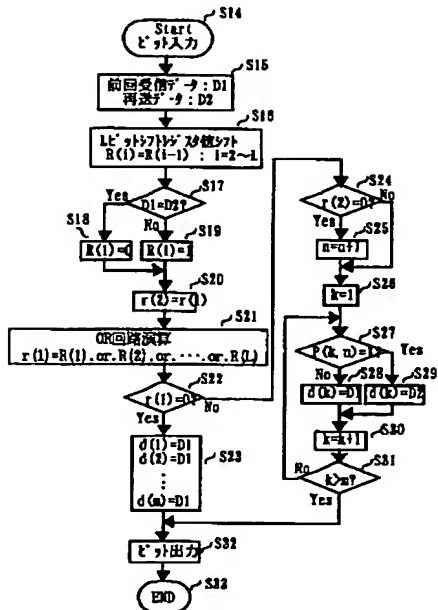
本発明の一実施形態における新規ビット列生成回路の機能ブロックを示す図である。

【図 10】



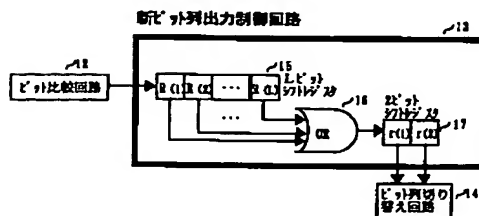
従来方式におけるパケット受信時の受信局側での再送制御のアルゴリズムを示す図である。

【図 4】



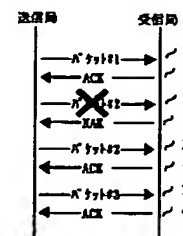
本発明の一実施形態における、シフトレジスタを用いた新ビット列作成の処理フローを示す図である。

【図 7】



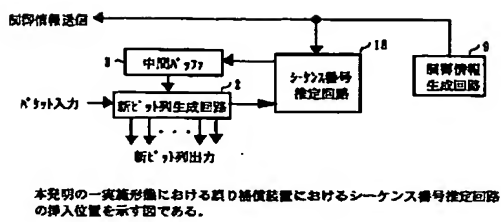
本発明の一実施形態における新規ビット列出力制御回路の機能ブロック図を示す。

【図 11】

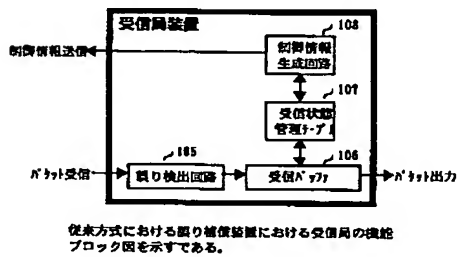


S/W (Stop and Wait) 方式の動作概要を示す図である。

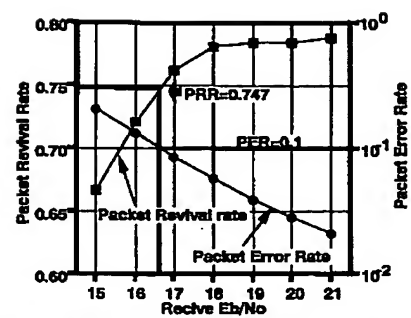
【図8】



【図12】

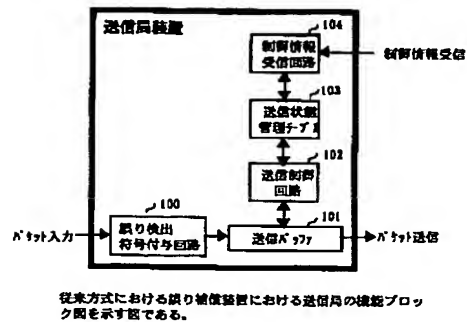


【図9】



直交周波数分割多重 (OFDM) 及び畳み込み符号/ビタビ符号を用いた場合のフェージング環境における、本発明による特性改善効果を示す図である。

【図13】



フロントページの続き

(72)発明者 望月 伸晃
東京都新宿区西新宿三丁目19番2号 日本
電信電話株式会社内
(72)発明者 梅比良 正弘
東京都新宿区西新宿三丁目19番2号 日本
電信電話株式会社内

Fターム(参考) 5K014 AA03 BA00 DA02 FA00 FA05
5K030 GA12 HA08 JL01 JL07 LA02
MB13 MB20 MC06
9A001 CC02 CC05 EZ04 FZ01 JJ18
LL02